

⑨ 日本国特許庁 (JP)
⑩ 公開特許公報 (A)

① 特許出願公開

昭60-9212

⑤Int. Cl.
H 03 G 9/00
H 04 S 7/00

識別記号
H 03 G 9/00
H 04 S 7/00

府内整理番号
6964-5J
7734-5D

⑥公開 昭和60年(1985)1月18日
発明の数 1
審査請求 未請求

(全 3 頁)

④音響再生装置

②特 願 昭58-116723
③出 願 昭58(1983)6月27日
④發明者 寺井賢一

門真市大字門真1006番地松下電
器産業株式会社内

⑤出願人 松下電器産業株式会社
門真市大字門真1006番地
⑥代理人 弁理士 森本義弘

目 次

1. 発明の名称

音響再生装置

2. 特許請求の範囲

1. 音響信号をデジタル信号に変換し、タップ
係数とのたたみ込み演算を行ない、再び音響信
号に変換して再生する音響再生装置であつて、
デジタル変換された入力信号を格納するRAMと、
複数個のタップ係数を格納するROMと、前記
RAMとROMのアドレスポインクと、ROMに格納
された複数個のタップ係数の内の2つの係数を
任意の比に内分する演算手段と、前記RAM出力
と演算手段出力を乗算するデジタル乗算手段と
前記乗算手段出力とその前の出力とを累積加算
する加算手段とを有する音響再生装置。

3. 発明の詳細な説明

産業上の利用分野

本発明はオーディオ再生装置、レコーディング
スタジオ用イフェクター等に用いる音響再生装置
に関する。

従来例の構成とその問題点

音響信号をデジタル化し、ある特性をたたみ込んで種々の効果を得る装置において、従来ではROM等に書き込まれた特性を切換えることで複数の特性を実現していた。しかし、この場合、タップ係数の種類の数だけの離散的な特性しか実現できず、連続して滑らかに特性を変化させることはできなかつた。

発明の目的

本発明は上記問題点を解消し、連続して滑らかに特性を変化させることを可能にして効果を連続的に変化でき、通常再生される室等では得られない音響空間を感じさせることのできる音響再生装置を提供することを目的とするものである。

発明の構成

上記目的を達成するために、本発明はデジタル
変換された入力信号を格納するRAMと、複数個の
タップ係数を格納するROMと、前記RAMとROMの
アドレスポインクと、ROMに格納された複数個の
タップ係数の内の2つの係数を任意の比に内分す

る演算手段と、前記RAM出力と演算手段出力を乗算するデジタル乗算手段と、前記乗算手段出力とその前の出力を累積加算する加算手段とを有する構成にしたもので、これにより特性を連続して滑らかに変化させることができるものである。

実施例の説明

以下本発明の一実施例を図面に基づいて説明する。第1図はデジタルたたみ込み積分装置を示し、(1)は入力端子、(2)は入力信号である音響信号をデジタル信号に変換するAD変換器、(3)は入力された2つのデジタル信号の乗算を行なうデジタル乗算器、(4)はデジタル変換された入力信号を遅延のために格納しておくRAM、(5)はRAM(4)とROM(6)のアドレスを指定するレジスタ(アドレスポインタ)、(7)はROM(6)に格納されたタップ係数の中から任意の2組のタップ係数を読み出し、任意の比に内分する演算回路、(8)はデジタル加算器、(9)は加算器(8)の出力を累積のために一旦格納しておくレジスタ、(10)はデジタル信号を音響信号に変換するDA変換器、(11)

は出力端子である。デジタル乗算器(3)の一方の入力端にはRAM(4)より読み出された遅延入力信号が、他方の入力端には演算回路(7)の出力信号が入力される。デジタル乗算器(3)の出力信号は前に格納してあつたレジスタ(5)の出力信号とデジタル加算器(8)で加算され、再びレジスタ(9)に格納される。この動作を音響信号をサンプルする間隔の間にタップ係数の段数の数だけ繰返して加算器(8)の出力を累積し、その後DA変換器(10)を通して音響信号として出力端子(11)に出力する。

第2図は第1図のデジタルたたみ込み積分装置を2つ用い、音像制御装置として実施した例を示す。第2図において、(1)はデジタルたたみ込み積分装置、(2)はスピーカである。デジタルたたみ込み積分装置(1)のタップ係数は、例えばスピーカ(2)を発音させた時に生じる受聽者側の両耳波形と同じあるいは近似した波形をスピーカ(2)側により受聽者側の両耳に作るよう設定される。すなわちスピーカ(2)おより側の情報をデジタルたたみ込み積分装置(1)の演算装置のROMに格納してお

き、スピーカ側と側の間の位置については、スピーカ側の情報のタップ係数より内分することによって補間する。

例えば、スピーカ側がスピーカ側の丁度中间に位置する場合、スピーカ側と側に対応するROMの内容の平均値をスピーカ側の情報とする。

第3図はタップ係数の補間の様子を示す。このように(1), (2)のタップ係数にむだ時間要素の差があつた場合には、時間軸を補正して平均化を行なう。すなわち、

$$r_3 = \frac{r_1 + r_2}{2}$$

$$h(n-r_3) = \frac{f(n-r_1) + g(n-r_2)}{2}$$

で計算される。この分割を連続的に行なえば、2つの波形の間を連続的に補間できる。すなわち

$$r_3 = x r_1 + (1-x) r_2$$

$$h(n-r_3) = x f(n-r_1) + (1-x) g(n-r_2)$$

で計算される。

発明の効果

以上本発明によれば、演算手段において離散的

なタップ係数から内分法により得られた補間値で、タップ係数を代表させるので、特性を連続して滑らかに変化させることができ、連続的に方向を可変できる利点を有する。

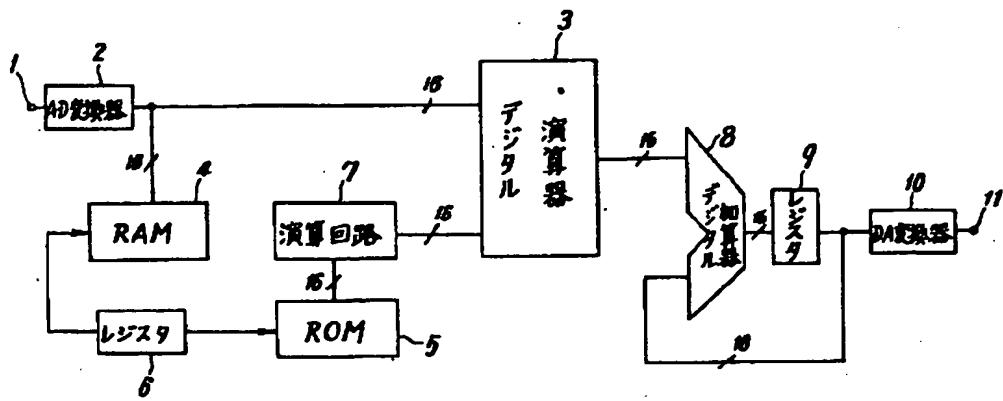
4. 図面の簡単な説明

図面は本発明の一実施例を示し、第1図はその構成を示すプロック図、第2図は音像制御への実施例を説明する図、第3図はタップ補間を説明する波形図である。

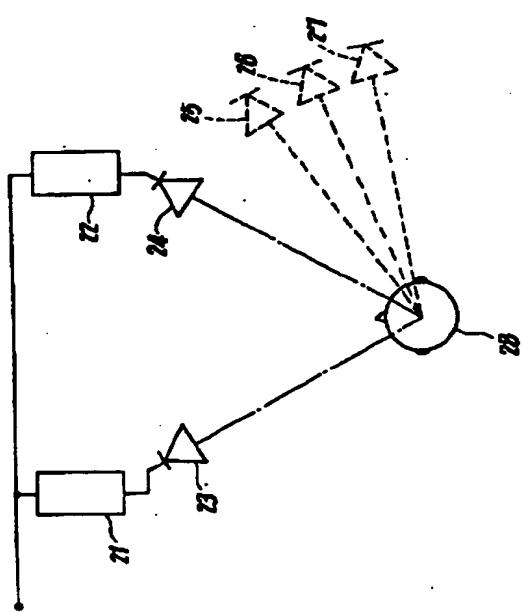
(1) - AD変換器、(2) - デジタル乗算器、(4) - RAM、(6) - ROM、(5) - レジスタ(アドレスポインタ)、(7) - 演算回路、(8) - デジタル加算器、(9) - レジスタ、(10) - DA変換器、(11) - たたみ込み積分装置

代理人 森本義弘

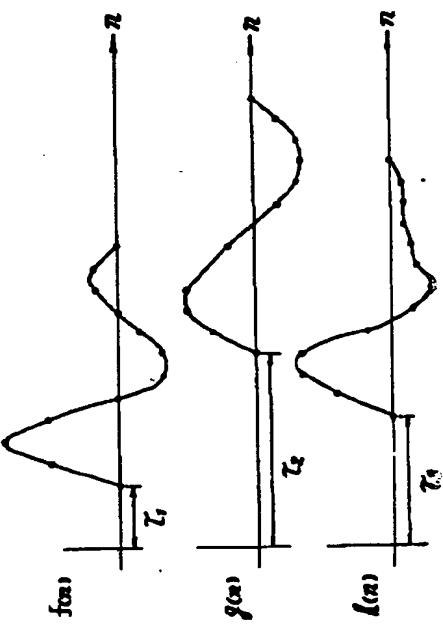
第一回



四
第2圖



四
三
娘



特許法第17条の2の規定による補正の掲載
昭和 58 年特許願第 116723 号 (特開昭
60- 9312 号, 昭和 60 年 1 月 18 日
発行 公開特許公報 60- 93 号掲載) につ
いては特許法第17条の2の規定による補正があつ
たので下記のとおり掲載する。 7(3)

Int. C.I.	識別記号	庁内整理番号
H03G 9/00		7631-51
H04S 7/00		8524-50

平成 2, 9, -5 発行
手続補正書 (自発)

特許庁長官殿
平成 2 年 5 月 5 日

1. 事件の表示
昭和 58 年特許願第 116723 号

2. 発明の名称
音響再生装置

3. 補正をする者
事件との関係 特許出願人
名称 (582) 松下電器産業株式会社

4. 代理人
住所 〒550 大阪府大阪市西区西本町 1 丁目 10 番 10 号
西本町全日空ビル 4 階
氏名 (6801) 弁理士 緑本義弘

5. 拒絶理由通知の日付 (発送日)
平成 年 月 日

6. 補正により増加する発明の数
7. 補正の対象

明細書の発明の詳細な説明の欄
図面

8. 補正の内容

(1) 明細書の発明の詳細な説明の欄
① 第 5 頁第 16 行目

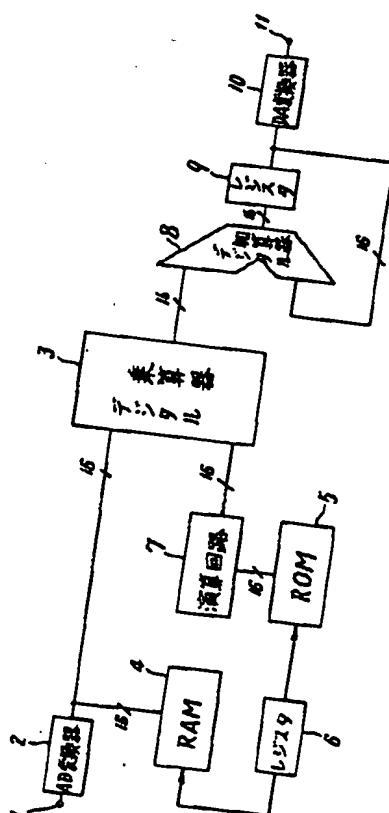
$f_1(z-z_1) = z f(z-z_1) + (1-z) g(z-z_1)$
であるを

$f_1(z-z_1) = z f(z-z_1) + (1-z) g(z-z_1)$
と訂正する。

(2) 図面

第 1 図を別紙の通り訂正する。

図 1



English Abstract

Japanese Patent Laid-open No. 9,212/1985

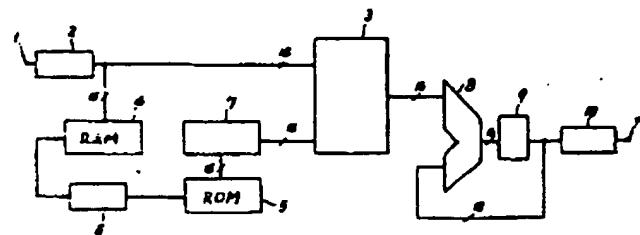
... Citation 4

(54) ACOUSTIC REPRODUCER

(11) 60-9212 (A) (43) 18.1.1985 (19) JP
(21) Appl. No. 58-116723 (22) 27.6.1983
(71) MATSUSHITA DENKI SANGYO K.K. (72) KENICHI TERAI
(51) Int. Cl. II03G9/00, H04S7/00

PURPOSE: To ensure a continuous and smooth change of characteristics of an arithmetic means by representing a tap coefficient with the interpolation value obtained from a discrete tap coefficient by an interior division method.

CONSTITUTION: An acoustic signal, i.e., an input signal is converted into a digital signal by an A/D converter 2, and this digital input signal is stored in an RAM4. While an ROM5 stores tap coefficients. Then optional two pairs of tap coefficients are read out of those stored in the ROM5 and then interior divided with optional ratios by an arithmetic circuit 7. The delay input signal read out of the RAM4 is supplied to an input terminal at one side of a digital multiplier 3; while the output signal of the circuit 7 is supplied to the other input terminal of the multiplier 3 respectively. Then the output signal of the multiplier 3 is added with the output signal of a register 9 stored previously by a digital adder 8 and stored again to the register 9. This action is repeated by a frequency equivalent to the number of stages of the tap coefficient. Thus the outputs of the adder 8 are accumulated and delivered to an output terminal 11 in the form of an acoustic signal through a D/A converter 10.



Japanese Patent Laid-open No. 9,212/1985

... Citation 4

図 1

Fig. 1

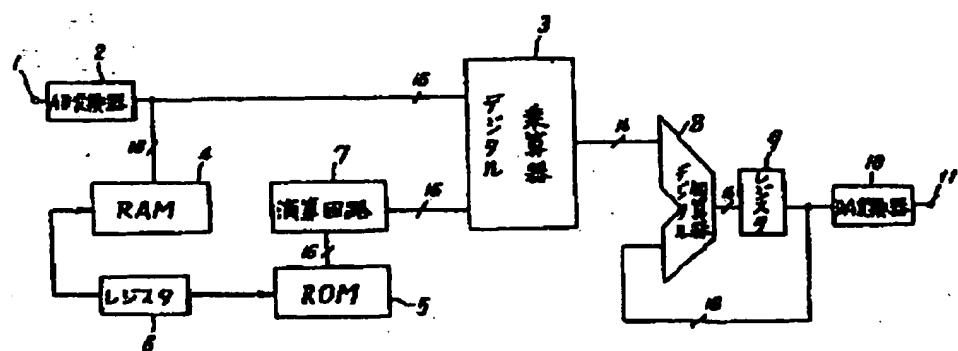


図 2

Fig. 2

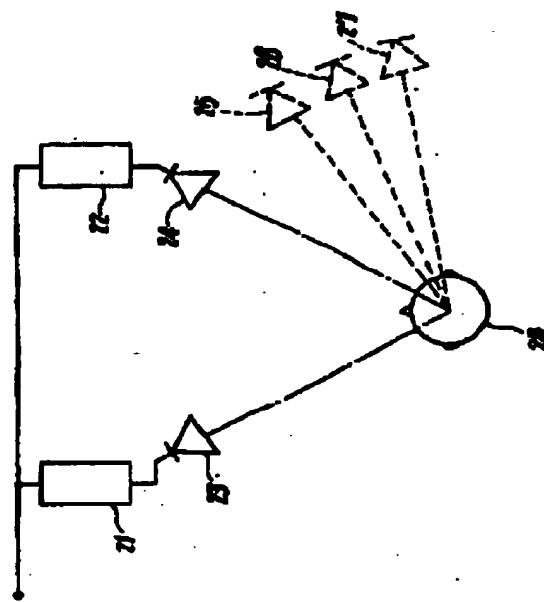


図 3

